

**SEMICONDUCTOR MODULE**

Patent Number: JP9237868  
Publication date: 1997-09-09  
Inventor(s): ONUKI HITOSHI; KATO MITSUO; INOUE KOICHI; KOBAYASHI HIDEO  
Applicant(s): HITACHI LTD  
Requested Patent: JP9237868  
Application Number: JP19960042422 19960229  
Priority Number(s):  
IPC Classification: H01L25/07; H01L25/18  
EC Classification:  
Equivalents:

---

**Abstract**

---

**PROBLEM TO BE SOLVED:** To obtain a semiconductor module whose reliability is high, whose density can be made high and whose capacitance can be made large by a method wherein an insulating post supporting a common electrode by which the cathode internal electrode and the control internal electrode of a MOS control-type power semiconductor element are connected to the cathode internal electrode of a power diode element is installed on a conductive heat-dissipating substrate.

**SOLUTION:** A MOS control-type power semiconductor element 110 which comprises internal electrodes 109 on both main faces and a power diode element 116 which comprises internal electrodes on both main faces are mounted, via a conductive heat-dissipating substrate 102, on an insulating substrate 101. In such a semiconductor module, an insulating post 114 supporting a common electrode by which the cathode internal electrode and the control internal electrode of the MOS control-type power semiconductor element 110 are connected to the cathode internal electrode of the power diode element 116 is installed on the conductive heat-dissipating substrate 102. For example, the conductive heat-dissipating substrate 102 is constituted as a Cu heat-dissipating substrate 102, and the MOS control-type power semiconductor element 110 is constituted as a plurality of IGBT chips 110.

---

Data supplied from the esp@cenet database - I2

**THIS PAGE BLANK (USPTO)**

(19) 日本国特許庁 (J P)

# (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-237868

(43) 公開日 平成9年(1997)9月9日

(51) Int. Cl. <sup>6</sup>

H01L 25/07  
25/18

識別記号

F I

H01L 25/04

C

審査請求 未請求 請求項の数15 ○ L (全13頁)

(21) 出願番号

特願平8-42422

(22) 出願日

平成8年(1996)2月29日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 大貫 仁

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

(72) 発明者 加藤 光雄

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

(72) 発明者 井上 広一

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

(54) 【発明の名称】 半導体モジュール

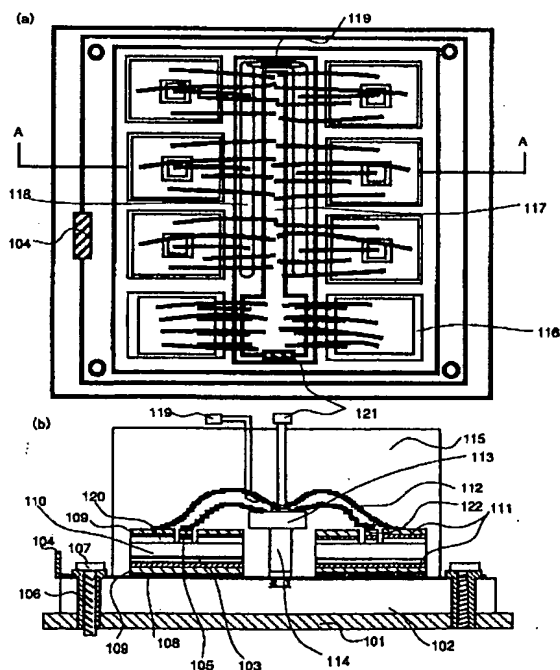
(57) 【要約】

【課題】 高信頼、小型でしかも高耐圧、大容量化に適した半導体モジュールを提供する。

【解決手段】 絶縁基板の上に導電性放熱基板を介して両主面上に内部電極を有するMOS制御型パワー半導体素子と両主面上に内部電極を有するパワーダイオード素子とを搭載し、MOS制御型パワー半導体素子のカソード内部電極と制御内部電極及びパワーダイオード素子のカソード内部電極を接続する共通電極を支持する絶縁ポストを前記導電性放熱基板の上に設ける。

【効果】 高耐圧のモジュールが得られる。

図 1



## 【特許請求の範囲】

【請求項 1】絶縁基板の上に導電性放熱基板を介して両主面上に内部電極を有する MOS 制御型パワー半導体素子と両主面上に内部電極を有するパワーダイオード素子とを搭載した半導体モジュールにおいて、前記 MOS 制御型パワー半導体素子のカソード内部電極と制御内部電極及び前記パワーダイオード素子のカソード内部電極を接続する共通電極を支持する絶縁ポストを前記導電性放熱基板の上に設けたことを特徴とする半導体モジュール。

【請求項 2】請求項 1 に記載の半導体モジュールにおいて、前記導電性放熱基板の厚さが前記 MOS 制御型パワー半導体素子の厚さの 5 ～ 30 倍であることを特徴とする半導体モジュール。

【請求項 3】請求項 1 に記載の半導体モジュールにおいて、前記 MOS 制御型パワー半導体素子のアノード側内部電極及び前記ダイオード素子のアノード側内部電極と前記導電性放熱基板上に設けた第一の共通電極とは金属学的に接続され、前記 MOS 制御型パワー半導体素子のカソード側内部電極及びダイオード素子のカソード側内部電極と前記絶縁ポスト上に設けた第二の共通電極とが金属ワイヤにより接続され、かつ前記 MOS 制御型パワー半導体素子のゲート側内部電極と前記絶縁ポスト上に設けた制御電極とが金属ワイヤにより接続されていることを特徴とする半導体モジュール。

【請求項 4】請求項 1 に記載の半導体モジュールにおいて、前記 MOS 制御型パワー半導体素子のカソード電極とアノード電極及びゲート電極はそれぞれカソード側内部電極とアノード側内部電極及びゲート側内部電極と金属学的に接続され、パワーダイオード素子のアノード電極及びカソード電極はそれぞれアノード側内部電極及びカソード側内部電極と金属学的に接続されたことを特徴とする半導体モジュール。

【請求項 5】請求項 1 に記載の半導体モジュールにおいて、前記絶縁ポスト上に設けた共通電極は MOS 制御型パワー半導体素子のアノード側内部電極及びパワーダイオード素子のアノード側内部電極よりも高い位置に設置したことを特徴とする半導体モジュール。

【請求項 6】請求項 1 に記載の半導体モジュールにおいて、前記 MOS 制御型パワー半導体素子のカソード電極及びゲート電極並びに前記パワーダイオード素子のカソード電極とアノード電極は第一層が Al からなり、最上層は Au, Ag またはこれらの合金からなり、前記第一層と最上層とで挟まれた中間層は Cr, Ti, Ni の少なくとも 1 種からなることを特徴とする半導体モジュール。

【請求項 7】請求項 4 に記載の半導体モジュールにおいて、前記 MOS 制御型パワー半導体素子のカソード電極とカソード内部電極との接合、アノード電極とアノード内部電極との接合、ゲート電極とゲート内部電極との接

合及びダイオードの両主面電極と内部電極との接合は Ag と Ag、又は Au と Ag との相互拡散により金属学的に接合されていることを特徴とする半導体モジュール。

【請求項 8】請求項 4 に記載の半導体モジュールにおいて、前記 MOS 制御型パワー半導体素子及びダイオードのカソード内部電極は Al, Cu, Fe 及びこれらの合金の何れかからなることを特徴とする半導体モジュール。

【請求項 9】請求項 2 に記載の半導体モジュールにおいて、前記 MOS 制御型パワー半導体素子及びダイオードのカソード内部電極は Al, Cu, Fe 及びこれらの合金の何れかからなることを特徴とする半導体モジュール。

【請求項 10】請求項 7 に記載の半導体モジュールにおいて、前記 MOS 制御型パワー半導体素子のアノード側内部電極及びダイオードのアノード側内部電極と前記第一の共通電極とは Ag と Ag、又は Ag と Au との相互拡散により金属学的に接合されていることを特徴とする半導体モジュール。

【請求項 11】請求項 2 に記載の半導体モジュールにおいて、前記第二の共通電極及び制御電極と前記放熱基板とは Al<sub>2</sub>O<sub>3</sub>、あるいは樹脂により絶縁されていることを特徴とする半導体モジュール。

【請求項 12】請求項 3 に記載の半導体モジュールにおいて、前記金属ワイヤは直径 200 ～ 550 μm であり Cu, Al, Ni, Fe 及び Al 合金の何れかからなることを特徴とする半導体モジュール。

【請求項 13】請求項 1 から請求項 5 の何れか 1 つに記載の半導体モジュールにおいて、前記半導体モジュールのパワー半導体側および共通電極側が樹脂封止されていることを特徴とする半導体モジュール。

【請求項 14】請求項 1 に記載の半導体モジュールにおいて、前記モジュールの導電性放熱基板側は前記絶縁基板を介して冷却放熱フィンにネジ止めされていることを特徴とする半導体モジュール。

【請求項 15】請求項 1 に記載の半導体モジュールにおいて、前記絶縁基板が Al<sub>2</sub>O<sub>3</sub>、AlN の何れかよりなることを特徴とする半導体モジュール。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、MOS 制御型パワー半導体、特に、トランジスタ (IGBT 等)、あるいはトランジスタとサイリスタとの複合体 (IGCT 等) 及びダイオードを並列搭載した半導体モジュールに関する。

【0002】

【従来の技術】インバータ装置を始めとする電力用変換器の高性能化、低騒音化に対応するため、高速、低損失の半導体スイッチング素子の開発が強く望まれている。

この半導体素子として、IGBT (Insulated Gate Bipo

10

20

30

40

50

lar Transistor) 及び I G C T (Insulated Gate Controlled Thyristor) がある。I G B T は、例えば電子技術 1 9 9 1 年 8 月 号 1 7 - 7 1 頁に開示されているように電圧駆動であり、高速動作が可能である。更に、電圧制御であることから、従来の電流制御素子である G T O サイリスタに比べ、オン電圧を低くできるため、素子の低損失化が可能である。また、I G C T は I G B T に比べ、さらにオン電圧の低減、大電流化が可能である。しかし I G B T、I G C T 等の MOS 制御型半導体はチップの面積化がプロセス歩留りの点から難しいため、大電力のスイッチングを行う際、チップの並列接続が不可欠であり、このためにはモジュール化する必要がある。

【0003】図 2 (a), (b) は特開平 5 - 206449 号公報に開示されている従来の I G B T モジュールの平面及び断面構造を示した図である。図 2 において、201 は Cu 放熱基板、202 は半田接合部、203 は絶縁基板、204 は半田接合部、205 は Cu 回路共通基板、206 は半田接合部、207 は絶縁端子、208 は高温半田接合部、209 はエミッタ電極端子、210 は Al ワイヤ、211 は Mo 等の熱緩衝板、212 は I G B T チップ、213 はダイオードチップ、215 はゲート制御電極端子、216 は硬ろうである。I G B T チップ 212 及びダイオードチップ 214 のアノード側電極は高温半田接合部 208 によって第 1 の共通 Cu 基板 205 にあらかじめ硬ろう 216 により接合された熱緩衝板 211 に接続される。また I G B T チップ及びダイオードチップのカソード電極面は Al ワイヤ 210 により共通電極 209 に接続される。ゲート電極は Mo 等の熱緩衝板 211 に接続される。また I G B T チップ及びダイオードチップのカソード電極面は Al ワイヤ 210 により共通電極 209 に接続される。ゲート電極は Al ワイヤによりゲート制御電極端子 215 に接続される。I G B T チップ 212 及びダイオードチップ 214 内部で生じた熱は Cu 回路共通基板 205 で広がり、絶縁基板 203、Cu 放熱基板 201 を通して外部へ放散する。

【0004】

【発明が解決しようとする課題】従来構造では、ワイヤボンディング時にチップダメージが発生しやすい。また、通電・冷却による温度サイクルの冷却過程において、Al と Si との熱膨張係数の差に基づく熱応力がワイヤボンディング部に生じ、ワイヤボンディング部 217 が劣化する問題がある。また、Cu 回路共通基板 205 と Al<sub>2</sub>O<sub>3</sub> 等の絶縁基板 203 との半田接合部 204 や、Al<sub>2</sub>O<sub>3</sub> 等の絶縁基板 203 と Cu 放熱基板 201 との半田接合部 202 にも熱応力が発生し、半田接合部が劣化する問題もある。さらに従来構造では、I G B T のチップダメージを少なくするためにボンディングパッド 218 の下部には MOS 構造をとっていない。このため、MOS 制御部がチップ面積に占める割合が小さくなり、単位面積あたりの電流容量が小さい。また、ゲート

制御電極及びカソード電極用の共通電極 218、209 を別々に、ゲート制御電極及びカソード電極とほぼ同じ高さに設けているため、高密度化が不十分であった。

【0005】本発明の目的は、信頼性が高く高密度化、大容量化が可能な半導体モジュールを提供することにある。

【0006】

【課題を解決するための手段】本発明の半導体モジュールは I G B T チップのカソード電極上にカソード側 Mo 内部電極が金属同士の固相相互拡散により金属学的に接合されているため、MOS 制御部を I G B T チップの全面にわたって作製できるので単位面積あたりの電流容量を大きくとれる。すなわち、カソード側 Mo 内部電極上にワイヤボンディングできるため、MOS 制御部がカソード電極の下部にあってもボンディングダメージは発生しない。カソード内部電極がワイヤボンディング部に発生する熱応力を緩和するので、ワイヤボンディング部に劣化が生じない。また、Cu の放熱板と I G B T チップのアノード電極に接続されたアノード内部 Mo 電極とが半田で接続されているので、これらの間に発生した内部熱応力が Mo 電極により緩和され半田が劣化しない。本発明の半導体モジュールはゲート制御電極及びカソード電極用の共通電極を同一の絶縁ポストの上に設け、絶縁ポストを I G B T チップよりも高くできるので、モジュールの高密度化と高耐圧化が可能である。本発明の半導体モジュールは、I G B T チップ基板のアノード、カソード及びゲート電極と熱膨張係数が小さい内部電極とが硬ろうにより金属学的に接続されているため、Cu の放熱基板との半田接合部の信頼性が極めて高い。すなわち I G B T チップと Cu の放熱基板との界面に発生する熱応力が、低熱膨張係数の内部電極により緩和されるためクラックの進展速度は小さくなり、接合部の信頼性が向上する。また、カソード電極と前記内部電極が温度 250℃以下、加圧力 1 kg/mm<sup>2</sup> 以下で接合されるため、全面 MOS 制御部がカソード電極の下に存在しても MOS 制御部に損傷は生じない。このため、従来の半導体モジュールにみられたようにボンディング部の直下に MOS 制御部を形成できず、電流効率が低下するような不具合がない。本発明の半導体モジュールは、厚さ 50 μm 以上の前記内部電極が接合され緩衝効果を示すため、ワイヤボンディングの際にダメージが発生しない。本発明の半導体モジュールは、厚さ 50 μm 以上の前記熱膨張係数の小さな内部電極の緩衝効果により、ワイヤボンディング部に発生する熱応力が低減される。

【0007】本発明の半導体モジュールは、ゲート制御電極及びカソード電極用の共通電極を同一の絶縁ポストの上に設け、絶縁ポストを I G B T チップよりも高くすることにより従来構造のパッケージより小型にできる。従来は要求される絶縁耐圧に応じてアノード共通電極とカソード電極間の距離を大きくしていた。本発明の半導

体モジュールは絶縁ポストの高さを大きくすることにより絶縁耐圧を高くできる。モジュールの絶縁耐圧を高くするとIGBTチップの効率が落ち、例えば絶縁耐圧を2kVから4kVにすると電流量は約70%に低下する。この場合、同じ電流量を実現するためにはモジュールサイズは1.4倍程の大きさになり、特に数千アンペアクラスの大容量モジュールではサイズが著しく大きくなり、コストの増大、接合面積の増大による信頼性の低下をもたらす。本発明の半導体モジュールでは絶縁耐圧を高くしてもモジュールの大きさは従来構造と余り変わらない大きさである。本発明の半導体モジュールは、発生する熱をIGBTチップ厚さの5~30倍の厚さにしたCu放熱基板を通して十分に拡散し、放熱することができる。絶縁基板とCu基板とを低温接合すると熱抵抗を低くすることができる。

【0008】

【発明の実施の形態】以下、本発明を実施例により具体的に説明する。

【0009】図1(a)、(b)は本発明の半導体モジュールの一例を示す図である。図において101は絶縁基板、102はCu放熱基板、103はアノード電極、104はコレクタ端子、105はゲート電極、106は絶縁端子、107は締め付けネジ、108は接着層2、109は内部電極、110はIGBTチップ、111は接着層、112はボンディングワイヤ、113は第2の共通電極基板、114は絶縁ポスト、115は樹脂、116はダイオードチップ、117はエミッタ共通電極、118はゲート共通電極、119はゲート制御共通端子、120はカソード(エミッタ)電極、121はエミッタ共通電極端子、122はゲート制御電極用内部電極である。

【0010】図1に示す半導体モジュールの特徴はIGBTチップ110のカソード電極120とアノード(コレクタ)電極と内部電極109とが強固に金属学的に接着され、またゲート電極105にゲート制御電極用内部電極122とが同様に強固に金属学的に接着されている。これらの電極はアノード(コレクタ)側はCu放熱基板102に接着層2により強固に金属学的に接着されており、またカソード側の内部電極109及びゲート制御電極用内部電極122はワイヤボンディングによりそれぞれエミッタ共通電極117及びゲート共通電極118に接続されている。また、第2の共通電極基板113はチップ表面の内部電極109よりも高い位置にあり、絶縁耐圧によりその絶縁ポスト114の高さを制御することができる。すなわち、図2に示す従来例のように横方向の長さにより絶縁耐圧を制御せず、その高さにより絶縁耐圧を制御できるため小型、高密度化が可能である。アノード(コレクタ)側はCu放熱基板102にMo内部電極を介して接着層2により強固に金属学的に接着されているため、Cu放熱基板102の厚さを制御す

ることによりチップで発生した熱を十分に拡散させ、放熱フィン(図示せず)に熱を逃がすことができる。絶縁基板101とCu放熱基板102とは加圧接触させる。カソード電極、アノード電極及びゲート内部電極構造としてはAl/Cr/Ni/Ag, Al/Ti/Ni/Ag, Al/Ni/Ti/Ni/AuあるいはAl/Cr/Ag, Al/Ni/Au, Al/Cr/Ag等、半導体チップの上に形成した第一層をAlとし、最上層はAgあるいはAuで、第一層と最上層との間に中間層として密着性向上のCr層、Ti層、バリアであるNi層などが積層されていれば良い。一方、内部電極109、ゲート制御電極用内部電極122の接着層はNi/Ag, Ni/Auからなる。AgとAgあるいはAgとAuとの固相相互拡散により250℃以下の温度で金属接合が完了する。また、アノード側内部電極とCu放熱基板102との接合はPb-Sn, Sn-Sbの合金半田により200℃~280℃で行っても良いし、またアノード側の内部電極109の表面にNi/Ag, Ni/Au層及びCu放熱基板102の表面にもNi/Ag, Ni/Au層を設け、これをAgとAgとの固相相互拡散により250℃以下の温度で接合しても良い。カソード側の内部電極109及びゲート制御電極用内部電極122と第2の共通電極基板113上のゲート共通118及びエミッタ共通電極117は太さ200~550μmのワイヤにより超音波接合される。ワイヤ材質としてはカソード側の内部電極109が存在するため、純Alの他にCu, Ni, Fe, Ag及びAl合金の何れでもよい。ワイヤボンディング部に発生する熱応力はカソード側の内部電極109により緩和される。したがって純Alでも十分な信頼性が得られる。また、Cu, Ni, Fe, Agの熱膨張係数はそれぞれ、 $17.0 \times 10^{-6}/^{\circ}\text{C}$ ,  $2.1 \times 10^{-6}/^{\circ}\text{C}$ ,  $19.1 \times 10^{-6}/^{\circ}\text{C}$ でAlの $23.5 \times 10^{-6}/^{\circ}\text{C}$ に比較して小さく、ワイヤボンディング部に発生する熱応力は一段と小さくなり信頼性はさらに向上する。モジュールの大容量化を図るためにはチップの数をさらに増せば良い。

【0011】図3(a)、(b)に本発明の別の実施例を示す。図3において301は絶縁基板、302はCu放熱基板、303はアノード電極(コレクタ電極)、304はコレクタ端子、305はカソード電極、306は絶縁端子、307はネジ、308は接着層2、309はMo内部電極、310はIGBTチップ、311は接着層、312はボンディングワイヤ、313は第2の共通電極基板、314は絶縁ポスト、315は樹脂、316はダイオードチップ、317はエミッタ(カソード)共通電極、318はゲート共通電極、319はゲート制御共通端子、320はカソード電極、321はエミッタ共通電極端子、322はゲート内部電極である。図3の特徴は図1の場合と異なり、カソード電極309及びこれと接合されたMo内部電極がIGBTチップ310の中央部

に位置し、ゲート電極と接合したゲート内部電極322がIGBTチップの外側に位置していることにある。

【0012】図4(a), (b)に本発明の第2の共通電極基板の構造を示す。図4(a)において401はCu放熱基板、402はネジ、403は有機樹脂、404は接着材、405はゲート制御共通電極、406はエミッタ(カソード)共通電極である。ここで、有機樹脂403はネジでなく、接着材でCu放熱基板401に接合してもよい。また、共通電極405及び406は表面に光沢あるいは無光沢Niメッキを施されたCuあるいはアルミ材からなる。接着材404は例えばシリコンゴム系のものが良い。

【0013】図4(b)において410はCu放熱基板、411はCu、412は例えば半田等の金属接合層、413はCu層、414はアルミナ等のセラミック、417もアルミナ等のセラミック、415はゲート制御共通電極、416はエミッタ(カソード)共通電極である。ゲート制御共通電極415及びエミッタ(カソード)共通電極416とアルミナ等のセラミック416との接合は上記接着材、半田等の金属接合あるいはAg等をを用いた固相金属接合でもよい。また、アルミナ等の絶縁基板414と417とは一体型でも接合して一体にしても良い。415及び416の表面には光沢あるいは無光沢Niメッキが施されている。

【0014】図5は本発明のモジュール構造の一部及びモジュール構造のA, B, C, Dに対応する黒丸点の位置の温度を示した図である。図5において、501はIGBTチップ、502はCu放熱基板ベース、503はヒートシンクである。図5において、チップとベースの温度差を縦軸に示すが、例えばチップ直下のA点及びC点とD点及びB点との温度差が小さい方がチップで発生した熱がCu放熱基板ベース502に十分に広がることを示している。IGBTチップ501の厚さ $t$ とCu放熱基板ベース502の厚さ $T$ の比 $T/t$ が大きくなるほど熱拡散が十分に起こっていることを示している。前記の比 $T/t$ が5未満ではA点及びC点とD点及びB点との温度差が大きくなることがわかる。しかし、 $T/t$ が30より大きくなるとCuのベースの縦方向の熱損失が大きくなり、熱抵抗が増大しモジュール性能としては好ましくない。

【0015】図6は本発明のIGBT上の電極構造を示した図である。図において601はIGBT基体、602はAl電極、603はCr電極、604はNi電極、605はAg電極、606はゲート酸化膜、607はゲート(ポリシリコン)である。ここでAl電極は $p^+Si$ ,  $n^+Si$ とのオーミックコンタクトを得ることと $p^+Si$ ,  $n^+Si$ との密着性を向上させるために用いてある。Cr電極はAl電極との密着性を向上させるために用いる。Ni電極はAl電極とAg電極との反応防止が目的である。上記は電極構造の一例を示したものであ

るが、電極システムとしてはAl/Cr/Ag, Al/Ni/Ag, Al/Ni/Au, Al/Cr/Ag等でもよい。Al電極の厚さは $5 \sim 20 \mu m$ , Cr電極の厚さは $0.1 \sim 0.5 \mu m$ , Ni電極の厚さは $0.3 \sim 1.0 \mu m$ , Ag電極の厚さは $0.5 \sim 5 \mu m$ の範囲が良い。Al電極の形成方法としてはスパッタリング, Cr電極, Ni電極, Ag電極はそれぞれ真空蒸着あるいはスパッタリングがある。上記Al電極はSiを $0.5 \sim 1.5 wt\%$ 含んでいるがこれはアニールによるAlのスパイクを防止するためである。さらに電流密度が高くなれば上記Al合金にPd, Cuを添加しエレクトロマイグレーションを防止することが重要である。上記Pd, Cuの添加はパワーモジュールの熱疲労試験において発生するAlのストレスによる粒界すべり, ヒロックの生成を防止できる。本発明では、Al電極の上部にCr電極, Ni電極, Ag電極が存在するため粒界すべり, ヒロックの生成はこのままでも起こりにくい。

【0016】図7は図6において述べたIGBTチップのカソード及びアノード側電極とMo内部電極を低温接合した後の断面構造を示す図である。図7において701はIGBTチップ、702はSi側からAl/Cr/Ni/Ag多層電極、703はカソード側Mo内部電極、704はターミネーション、705はゲート制御内部電極、706はアノード側内部電極、707は接合層、708はゲート酸化膜、709もゲート電極(ポリシリコン)である。接合はまず、カソード側Mo内部電極及びアノード側内部電極の表面にNi膜、その上部にAg電極を形成する。これを大気中、真空中、及び不活性ガス中で、図6に示すIGBTチップと重ね、 $250^\circ C$ 以下の温度に加熱し、加圧力 $0.5 kg/mm^2$ , 保持時間10分の条件下で接合した。接合温度は $100^\circ C$ 以上であれば良い。

【0017】この接合条件ではゲート酸化膜が破損することはない。接合はAg-AgあるいはAg-Au(カソード側Mo内部電極及びアノード側内部電極の表面にNi膜、その上部にAu電極を形成した場合)の固相拡散により完了する。カソード側では内部電極をMoからAlあるいはCuに変えてもよい。しかし、アノード側では内部電極はMo等の低い熱膨張係数の材料が不可欠である。内部電極の厚さとしては $50 \mu m$ 以上、特に $100 \mu m$ が望ましい。 $50 \mu m$ 未満になるとボンディングダメージ、ワイヤボンディング部の信頼性の点で問題が生ずる。なお、図7には記載されていないが、ゲート配線の低抵抗化のため、ポリシリコンをAlで裏うちしている。このため、ゲート配線部の高さをカソード配線部よりも低くする目的でその部分のSiをエッチング等の手段により $5 \sim 10 \mu m$ 程度掘り下げる必要がある。

【0018】図8は図7と同様の方法にてSiとMoとを接合した後、接合部の信頼性を温度サイクル試験により評価した結果を示す。ここで温度変動幅は $100^\circ C$ と

した。比較のために、SiとMoをSn-Sb半田により接合した場合の結果も示した。この場合のSi側の電極構造としてはAl/Cr/Ni/Agの四層膜を用い、Mo側にはNiメッキ膜を設け、これらの間にSn-Sb半田を挟み、水素雰囲気中で280℃の温度に10分間加熱して接合した。接合部の寸法は30mm角である。半田接合サンプルを5個、固相接合サンプルを5個作製した。これらを温度サイクル試験装置に投入し、2000、4000、6000、8000サイクル後に超音波探傷試験装置により、接合界面に発生したボイドの面積を測定しこれをサイクル数に対してプロットした。

【0019】半田接合部では、4000サイクル以上でボイドが成長していくのに対し、固相接合ではボイドの成長がない。なお、ボイドは超音波探傷試験装置に表示された部分の面積である。

【0020】図9はMo内部電極上にワイヤボンディングした後のボンディング部の剪断強度とつぶれ幅比との関係を示す。ここでつぶれ幅比とはボンディング後のワイヤの最大幅Wとワイヤ径dとの比 $W/d$ を表わす。Cuワイヤの場合は、300μmワイヤを用い、Mo内部電極上にはAg膜を設け、この上部にワイヤボンディングを行ったが、このほかにAl、Cu、Au、Ni等の膜を設けても良い。また、Mo内部電極の他にAl、Cuの内部電極を用いてもよく、この場合は直接Cuワイヤボンディングしてもよい。500μmワイヤを用いたボンディングの場合は、直接Mo内部電極上に行った。ワイヤボンディング強度はCuワイヤの場合の方が高いが、いずれのワイヤの場合もつぶれ幅比が1.2までは、つぶれ幅比とともに急激に高くなるが、この比が1.2以上になると飽和する傾向である。したがって、今後は強度が安定するつぶれ幅比1.4の条件でワイヤボンディングすることにする。

【0021】図10は本発明のワイヤボンディング部の熱疲労寿命を従来のAlワイヤ/Al-1wt%Si電極膜接合部のそれと比較した結果を示す。使用したAlワイヤの硬さは20-25Hv、ボンディング荷重は1400g、超音波印加時間は100msである。また、Cuワイヤは5Nの純度を有し、その硬さは30-40Hvである。ボンディング荷重は1400g、超音波印加時間は100msとAlワイヤと同一条件でボンディングした。AlワイヤはNi、Pd、Cu等を添加してもよい。添加することにより、接合強度、耐食性は向上し、また疲労寿命も向上する。従来方式では、IGBTチップの温度変化が少なくなるにつれて、ワイヤボンディング部が破断するまでの時間はほぼ直線的に増加する。温度変化が40℃未満になるとワイヤボンディング部の破断は認められなくなり、従って疲労限度に対応する温度は40℃である。一方、本発明のワイヤボンディング部の熱疲労寿命は従来方式に比べ3倍以上と長く、しかも疲労限度に対応する温度は60~70℃と高い。

なお、Alワイヤの代わりにCuワイヤを使用することにより寿命をさらに向上させられるため、本発明モジュール構造は汎用製品ばかりでなく、車両用インバータ、電気自動車用インバータに使用しても十分な信頼性を有する。なお、Alワイヤ/Al-1wt%Si電極膜界面は対応境界あるいは微細結晶粒の層からなるため、界面でワイヤが破断することはなく、全てワイヤ内部、特に接合界面直上のワイヤの粒界にそって起こる。Cuワイヤでも同様である。したがって、熱疲労寿命はワイヤ材質、ワイヤ粒界の強度等により決定される。このため、AlワイヤではNi、Pd、Cu等を添加して粒界析出を起こし寿命を伸ばすことが重要である。CuワイヤではAlワイヤに比べ高強度であり、粒界強度も高いため、元素添加の必要はなく、その硬度を低減することが重要である。

【0022】図11は本発明の構造のIGBTモジュールと従来構造のIGBTモジュールの熱疲労試験による熱抵抗の変化を調べ、これを熱疲労回数に対してプロットした結果を示す。モジュールの放熱基板の試験による温度差は70℃とした。従来構造のIGBTモジュールの熱抵抗は熱疲労回数とともに増加していくのに対し、本発明構造のIGBTモジュールの熱抵抗はほとんど変化しない。

【0023】

【発明の効果】本発明によれば、小型で信頼性が高い、低熱抵抗、大容量、高耐圧のパワーモジュールを提供することができる。

【図面の簡単な説明】

【図1】本発明の半導体モジュールの平面図(a)、及び断面図(b)を示す。

【図2】従来の半導体モジュールの平面図(a)、及び断面図(b)を示す。

【図3】本発明の半導体モジュールの平面図(a)、及び断面図(b)を示す。

【図4】本発明の共通電極支持基板の構造を示す図である。

【図5】本発明のモジュール構造における放熱特性に及ぼす放熱基板の厚さの影響を示す図である。

【図6】本発明のIGBTチップの電極構造を示す図である。

【図7】内部電極とIGBTチップとの接合部の断面図を示す図である。

【図8】内部電極接合部の信頼性を示す図である。

【図9】ワイヤボンディング部の接合強度に及ぼすつぶれ幅比の影響を示す図である。

【図10】Alワイヤボンディング部の熱疲労寿命を示す図である。

【図11】IGBTモジュールの熱抵抗の変化を示す図である。

【符号の説明】

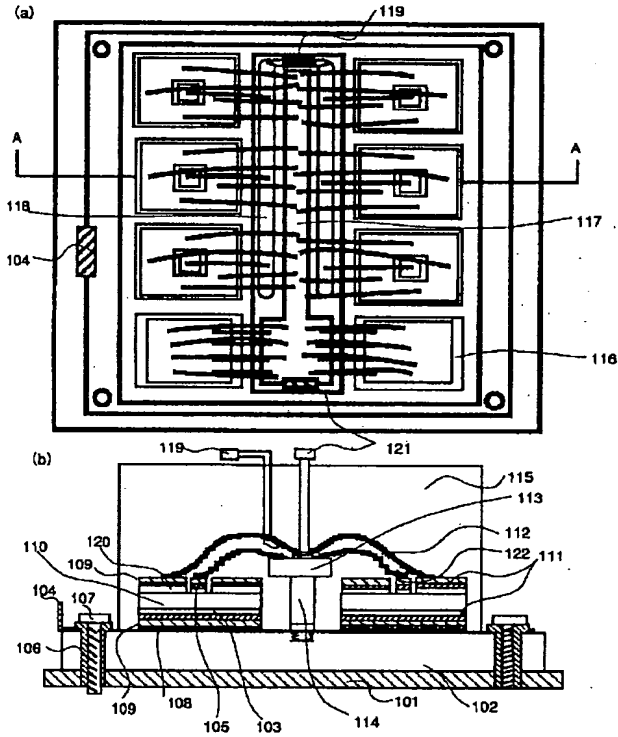


11

101…絶縁基板、102…Cu放熱基板、103…アノード電極、104…コレクタ端子、105…ゲート電極、106…絶縁端子、107…締め付けネジ、108…接着層2、109…内部電極、110…IGBTチップ、111…接着層、112…ボンディングワイヤ、1

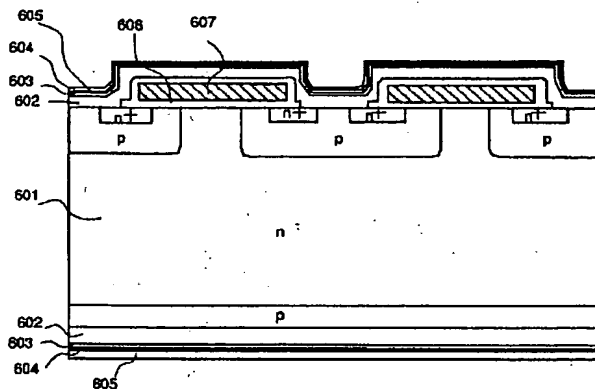
【図1】

図 1



【図6】

図 6

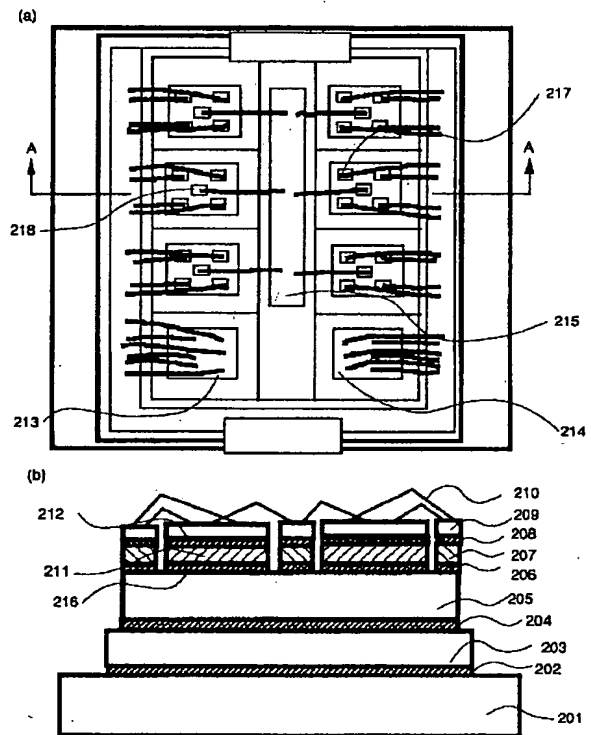


12

13…第2の共通電極基板、114…絶縁ポスト、115…樹脂、116…ダイオードチップ、117…エミッタ共通電極、118…ゲート共通電極、119…ゲート制御共通端子、120…カソード電極、121…エミッタ共通電極端子、122…ゲート制御電極用内部電極。

【図2】

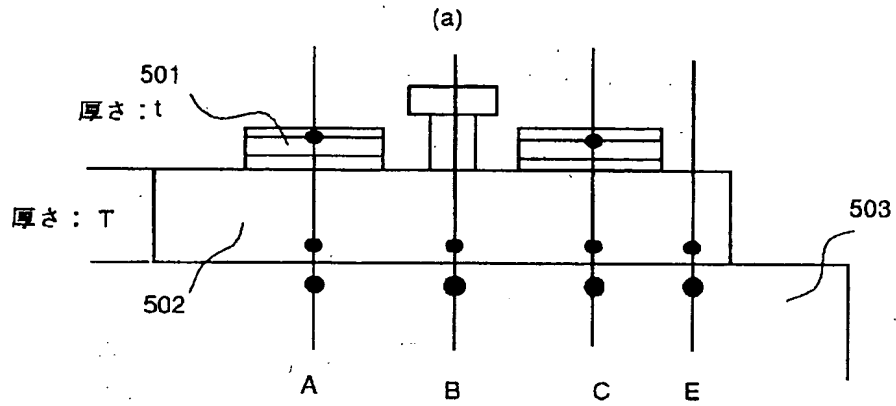
図 2



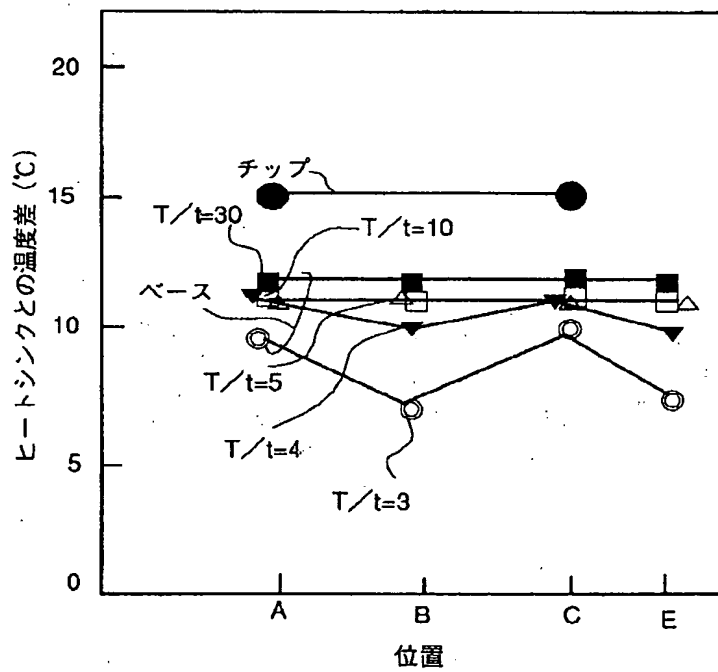


【図5】

図 5

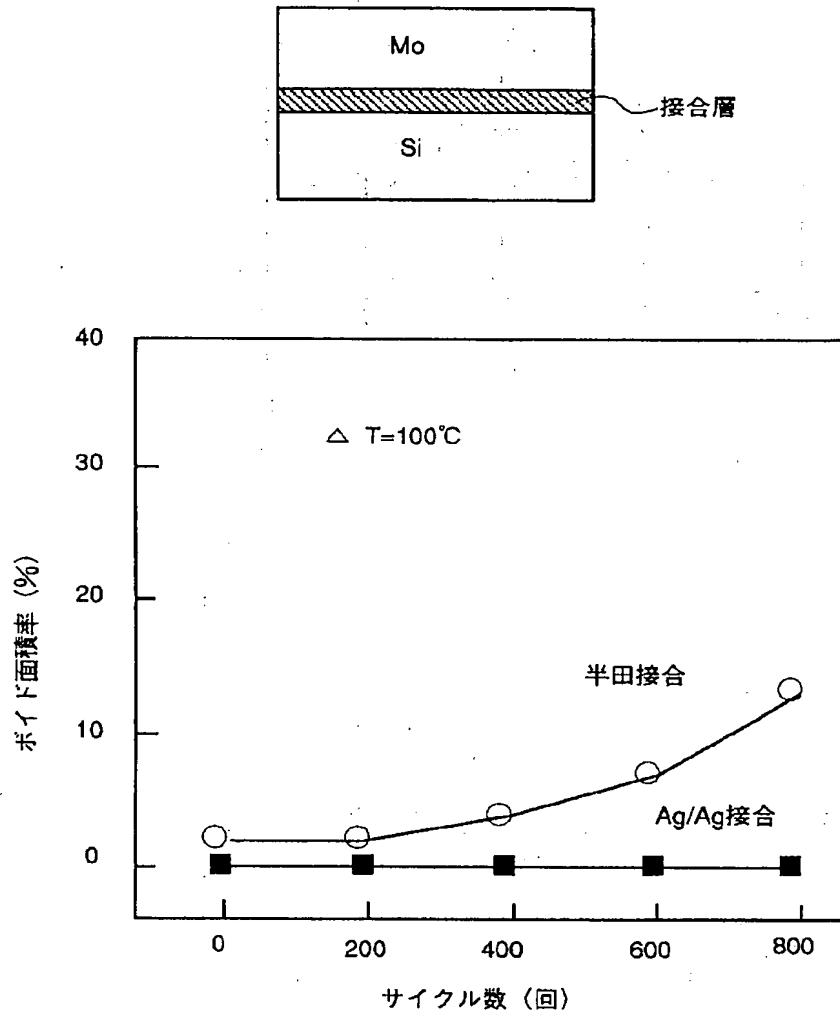


(b)



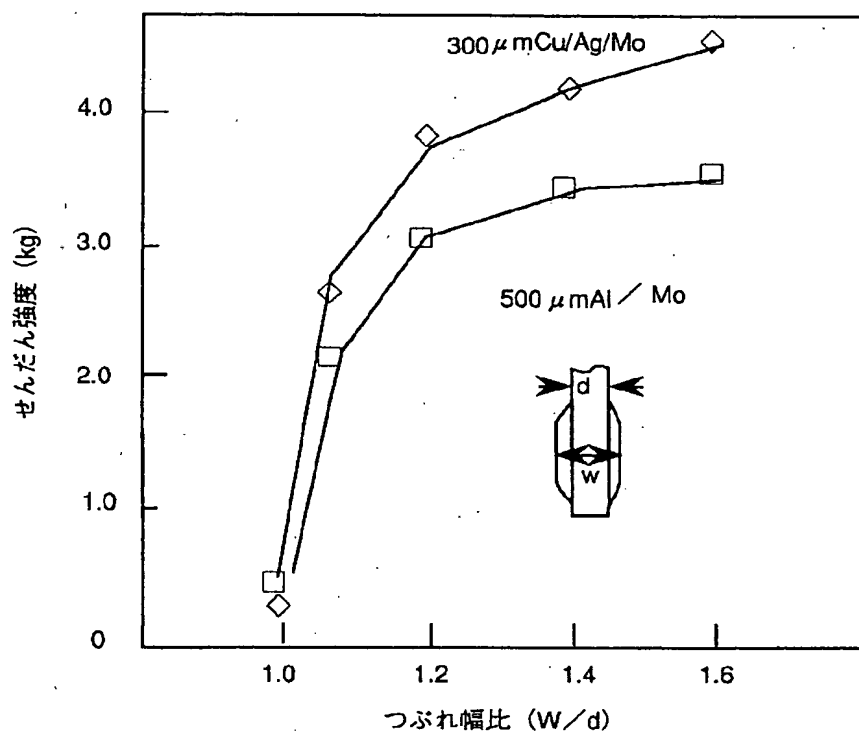
【図 8】

図 8



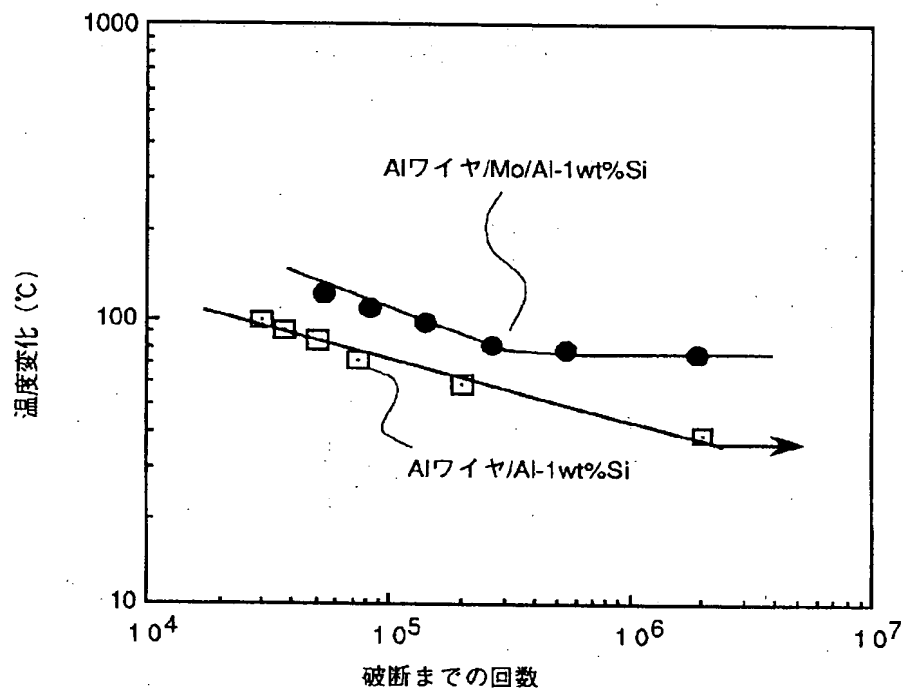
【図 9】

図 9



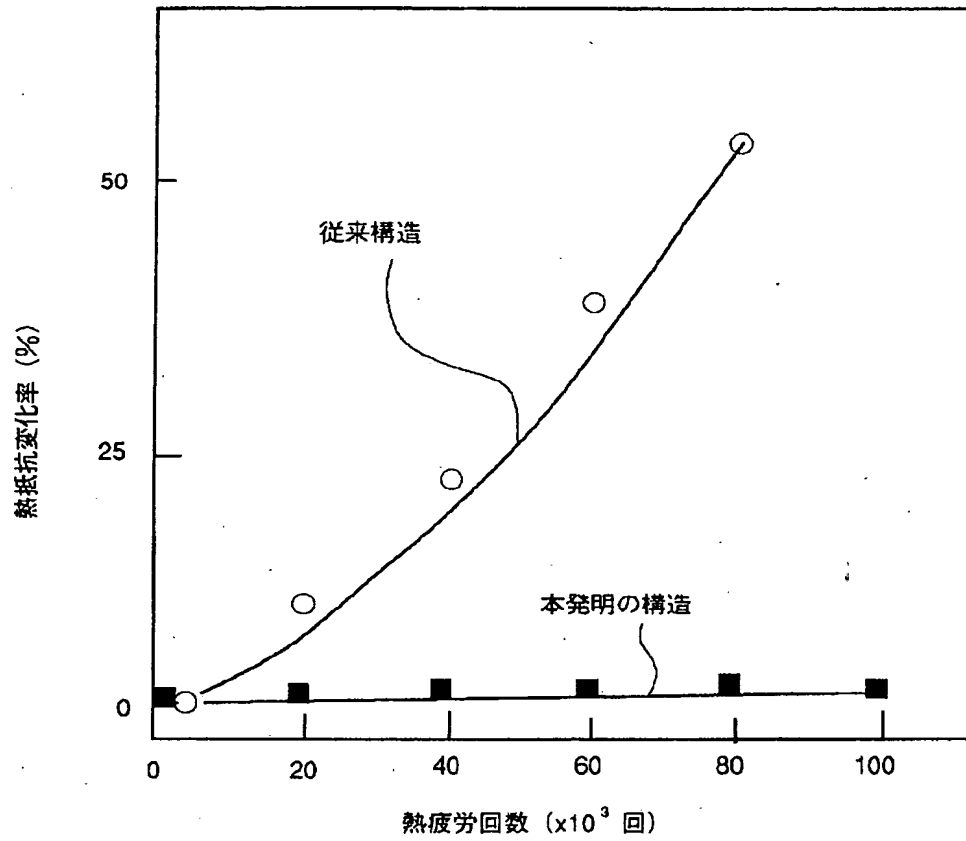
【図 10】

図 10



【図 1 1】

図 11



フロントページの続き

(72) 発明者 小林 秀男

茨城県日立市大みか町七丁目1番1号 株  
式会社日立製作所日立研究所内

**THIS PAGE BLANK (USPTO)**